

Biyomedikal Mühendisliği Bölümü / Biyomedikal Mühendisliği Bölümü / Lisans (%100 İngilizce)						
Ders Kodu	Ders Adı	Teorik	Uygulama	Laboratuvar	Yerel Kredi	AKTS
BME208	LOJİK TASARIM VE DEVRELER	3,00	1,00	0,00	4,00	6,00
Ders Detayı						
Dersin Dili	: İngilizce					
Dersin Seviyesi	: Lisans					
Dersin Tipi	: Zorunlu					
Ön Koşullar	: Yok					
Dersin Amacı	: Bu dersin amacı yarı iletken tabanlı mantık devreleri tasarımını ve FPGA kullanımını öğrencilere kazandırmaktır.					
Dersin İçeriği	: İkili sayı sistemi, Boolean Cebri, Mantıksal kapı devreleri, Sırasal hafızalı devreler, FPGA					
Dersin Kitabı / Malzemesi / Önerilen Kaynaklar	: H.M. Mano, M.D. Ciletti, "Digital Design", 2007 R.E. Haskell, D.M. Hanna, "Digital Design Using Digilent FPGA Boards", 2012					
Planlanan Öğrenme Etkinlikleri ve Öğretim Yöntemleri	: Ders sunumları, laboratuvar deneyleri, ödevler					
Ders İçin Önerilen Diğer Hususlar	: ---					
Dersi Veren Öğretim Elemanları	: Doç. Dr. Yalçın İşler					
Dersi Veren Öğretim Elemanı Yardımcıları	: Dersi veren: Asst. Prof. Dr. Yalcin Isler Araştırma görevlisi: Ozlem Karabiber					
Dersin Verilişi	: Sunum, Laboratuvar, Benzetim, Ödev					
En Son Güncelleme Tarihi:	:					

Ders Öğrenme Çıktıları	
Bu dersi tamamladığında öğrenci :	
1	Sayı sistemlerini öğrenmek
2	İkili sayı sistemini ve Boolean Cebri kavramak
3	Mantıksal Kapı Devre tasarımını öğrenmek
4	Sırasal Devre tasarımını öğrenmek
5	FPGA kullanarak karmaşık mantık devreleri tasarlayabilme yeteneği kazanmak

Ön Koşullar						
Ders Kodu	Ders Adı	Teorik	Uygulama	Laboratuvar	Yerel Kredi	AKTS

Haftalık Konular ve Hazırlıklar						
	Teorik	Uygulama	Laboratuvar	Hazırlık Bilgileri	Öğretim Metodları	Dersin Öğrenme Çıktıları
1.Hafta	*Giriş					
2.Hafta	*İkili Sayı Sistemi					
3.Hafta	*Boolean Cebri		*Deney			
4.Hafta	*Mantık Kapıları, ISIS ve FRITZING ile benzetim		*Deney			
5.Hafta	*Kapı Düzeyinde Azaltma		*Deney			
6.Hafta	*Bileşimli Mantık		*Deney			
7.Hafta	*Bileşimsel Mantık (devam)		*Deney			
8.Hafta	*Ara sınav, Örnek problem çözümü					
9.Hafta	*Senkron Sırasal Mantık		*Deney			
10.Hafta	*Senkron Sırasal Mantık (devam)		*Deney			
11.Hafta	*Yazmaçlar ve Sayıcılar					
12.Hafta	*Asenkron Sırasal Mantık		*Deney			
13.Hafta	*FPGA Temelleri					
14.Hafta	*FPGA Tasarım					

Değerlendirme Sistemi %	
2 Final	: 60,000
3 Vize	: 40,000

AKTS İş Yüğü			
Aktiviteler	Sayı	Süresi(Saat)	Toplam İş Yüğü
Vize / Midterms	1	2,00	2,00
Ödev / Assignment	10	4,00	40,00

Aktiviteler	Sayı	Süresi(Saat)	Toplam İş Yüğü
Final / Final	1	2,00	2,00
Derse Katılım / Attending lectures	15	3,00	45,00
Laboratuvar / Laboratory	15	1,00	15,00
Ders Öncesi Biresysel Çalışma / Individual study before lecture	15	2,00	30,00
Ders Sonrası Biresysel Çalışma / Individual study after lecture	15	1,00	15,00
Ara Sınav Hazırlık / Preparation for midterm	1	12,00	12,00
Final Sınavı Hazırlık / Preparation for final	1	24,00	24,00
			Toplam : 185,00
			Toplam İş Yüğü / 30 ( Saat ) : 6
			AKTS : 6,00

Program Öğrenme Çıktısı İlişkisi											
	P.Ç. 1	P.Ç. 2	P.Ç. 3	P.Ç. 4	P.Ç. 5	P.Ç. 6	P.Ç. 7	P.Ç. 8	P.Ç. 9	P.Ç. 10	P.Ç. 11
Ö.Ç. 1	4	0	0	0	0	0	0	0	0	0	0
Ö.Ç. 2	5	0	0	0	0	0	0	0	0	0	0
Ö.Ç. 3	0	4	4	0	0	0	0	0	0	0	0
Ö.Ç. 4	0	4	4	0	0	0	0	0	0	0	0
Ö.Ç. 5	0	0	0	4	0	0	0	0	0	0	0